

NAKABAYASHI, Tetsuya
et al.

March 21, 2001

日本国特許庁 B5KB 703.205.8000

0033-0701P

2 of 2

日本国特許庁
PATENT OFFICE
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office.

出願年月日

Date of Application:

2001年 1月10日

出願番号

Application Number:

特願2001-002081

出願人

Applicant(s):

シャープ株式会社

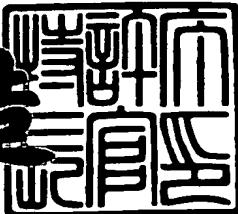
Jc996 U.S. PTO
09/813152
03/21/01



2001年 2月16日

特許庁長官
Commissioner,
Patent Office

及川耕造



出証番号 出証特2001-3008994

【書類名】 特許願
【整理番号】 1002142
【提出日】 平成13年 1月10日
【あて先】 特許庁長官殿
【国際特許分類】 H01L 21/304
【発明者】
【住所又は居所】 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内
【氏名】 中林 哲也
【発明者】
【住所又は居所】 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内
【氏名】 氏政 仁志
【発明者】
【住所又は居所】 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内
【氏名】 財津 一幸
【発明者】
【住所又は居所】 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内
【氏名】 小倉 雅史
【特許出願人】
【識別番号】 000005049
【住所又は居所】 大阪府大阪市阿倍野区長池町22番22号
【氏名又は名称】 シャープ株式会社
【代理人】
【識別番号】 100064746
【弁理士】
【氏名又は名称】 深見 久郎

【先の出願に基づく優先権主張】

【出願番号】 特願2000- 78321

【出願日】 平成12年 3月21日

【手数料の表示】

【予納台帳番号】 008693

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9106002

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 サセプタおよび表面処理方法

【特許請求の範囲】

【請求項1】 薄膜生成装置の真空チャンバ内に基板の台座として設けられるサセプタであって、

サセプタ本体と、

前記サセプタ本体の上に設けられ、前記基板よりも一回り小さいサイズで形成され、前記基板を下から支える段差部と、を備えるサセプタ。

【請求項2】 SiO_2 を主成分とするサセプタの表面をブラスト処理する工程と、

前記サセプタ表面をエッチングする工程と、を備える表面処理方法。

【請求項3】 前記ブラスト処理する工程に先立ち、前記サセプタと前記基板が接触する前記サセプタ部分をマスキングする工程を、さらに備える、請求項2に記載の表面処理方法。

【請求項4】 前記ブラスト処理をする工程に先立ち、前記サセプタの表面を高压水洗浄する工程を、さらに備える、請求項2に記載の表面処理方法。

【請求項5】 前記ブラスト処理は、 SiO_2 あるいは SiC を用いて行う、請求項2～4に記載の表面処理方法。

【請求項6】 前記エッチングの後、前記サセプタの表面を高压水洗浄する工程をさらに備える、請求項2～5に記載の表面処理方法。

【請求項7】 半導体形成工程、プラズマディスプレイパネル形成工程、プラズマアドレスリキッドクリスタル形成工程、およびフラットパネルディスプレイ形成工程における基板、ウェハー周辺に使用する SiO_2 を主成分とするガラス治具の表面処理方法であって、

被処理体の表面をブラスト処理する第1工程と、

前記被処理体の表面をエッチングする第2工程と、

下記(i)または(ii)の手段で、前記被処理体を洗浄する第3工程とを、備える、表面処理方法。

(i) 高压水洗浄すること。

(ii) 純水洗浄および高圧水洗浄すること。

【請求項8】 反射型液晶パネルの薄膜トランジスタ基板(TFT基板)の表面処理方法であって、

TFT基板の表面をブラスト処理する第1工程と、
前記TFT基板の表面をエッティングする第2工程と、
下記(i)または(ii)の手段で、被処理体を洗浄する第3工程とを、備える
表面処理方法。

(i) 高圧水洗浄すること。

(ii) 純水洗浄および高圧水洗浄すること。

【請求項9】 前記ブラスト処理をする工程に先立ち、サセプタと前記基板が接触するサセプタ部分をマスキングする工程を備える、請求項7または8に記載の表面処理方法。

【請求項10】 前記ブラスト処理をする工程に先立ち、サセプタの表面を高圧水洗浄する工程を備える、請求項7～9に記載の表面処理方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、一般にサセプタに関するものであり、より特定的には、基板の製造工程、特にスパッタ装置と、薄膜形成を行なう真空装置のチャンバ内に、基板の台座として設けられるサセプタに関する。この発明は、また、そのようなサセプタなどの被処理体の表面処理方法に関する。

【0002】

【従来の技術】

サセプタの洗浄は、基板成膜ごとに行なわれず、基板数枚セット成膜終了ごとに洗浄されるのが一般的である。このため、基板成膜時にサセプタに付着した膜が積層されることになる。

【0003】

従来、一般に成膜工程終了後に行なわれるサセプタの洗浄方法は、図7の工程の流れに沿って行なわれている。まず、基板成膜時にサセプタ上に付着し、積層

された積層膜を完全に除去するまで、エッチング工程を行なう（図7のA）。その後、純水洗浄工程（図7のB）、超純水洗浄工程（図7のC）、乾燥工程（図7のD）、検査工程（図7のE）、梱包（図7のF）等の工程を通り、再度使用するというサイクルを辿る。

【0004】

ところで、最近のインターネットの普及とともに、パソコンの売上は急激に伸び、新旧交代が激しい中、それに搭載される液晶パネルの仕様に関しても、より高輝度化、高精細化、高開口率化、高速応答化、低消費電力化と厳しくなる一方で、また、値崩れする期間も速いことから、歩留まり向上の達成が急務となっている。

【0005】

特に、高精細化・高開口率化に対応していくためには、ゲート、ソースラインの線幅は、今まで以上に細くする必要がある。薄膜トランジスタ（TFT）工程でいえば、スパッタ装置等、メタル配線形成装置での成膜時のパーティクルの低減は、ラインの断線率を抑えることとなり、必須項目である。

【0006】

発塵源としては、やはり成膜時に、チャンバ内の壁面、部材等に膜が付着し、それが剥がれるというケースが最も多い。図8で示すようなチャンバ内で使用される防着板に関しては、現在、A1、SUS等の母材にプラスト処理をしたり、また、表面にA1溶射などを行ない、剥がれを軽減させるのが一般である。

【0007】

【発明が解決しようとする課題】

しかしながら、図8に示すようにチャンバ内に上記防着板では対応しきれないサセプタ部分が存在する。サセプタとは、基板との導通が許されず、表面の平坦度、耐熱性に優れていることが条件である基板の台座部分であり、通常基板に傷をつけないために、 SiO_2 を主成分とするガラスで形成されているのが一般的である。そのため、割れ等の危険性から、表面処理に関して特に顕著な工夫をこらされていないのが現状であった。

【0008】

すなわち、サセプタの洗浄は、基板の成膜ごとに行なわれず、基板数枚を数セット成膜後にされるのが一般的であるため、サセプタ上に付着し、積層された膜は、基板成膜時に基板上に剥がれ落ちる発塵源であった。

【0009】

そのため、今後の品質向上に関する要求および材料費の低減を推進するためには、サセプタに付着した膜の剥がれによる発塵を防止する必要性がでてきた。

【0010】

特開平10-070099号公報には、サンドblastを施した半導体ウェハーの洗浄方法およびこの方法で洗浄されてなる半導体ウェハーが開示されている。サンドblast処理後に洗浄するフッ酸のエッチング処理温度を規定することによってサンドblastで生じた汚染を確実に除去する方法が開示されている。また、半導体自身にblast処理およびエッチング処理することについても開示している。

【0011】

しかしながら、特開平10-070099号に開示されているサンドblastを施した半導体の洗浄方法は、サセプタがSiO₂を主成分とする非常割れやすいガラスである場合にはそのままでは用いることができない。

【0012】

また、サセプタ上に付着し、積層した膜が基板端面に成膜された膜と導通して異常放電をするという問題もあった。

【0013】

本発明は上記の問題点を解決するためになされたものであり、サセプタに付着する膜の密着性を上げることで、発塵を防ぐ表面処理方法および洗浄方法を提供することにある。

【0014】

この発明の他の目的は、成膜時の積層膜の応力に耐え、サセプタ上に付着し積層した膜が、基板端面に成膜された膜と導通して異常放電しないように改良されたサセプタを提供することにある。

【0015】

【課題を解決するための手段】

この発明の第1の局面に従う発明は、薄膜生成装置の真空チャンバ内に基板の台座として設けられるサセプタに係る。当該サセプタは、サセプタ本体を備える。上記サセプタ本体の上に、上記基板よりも一回り小さいサイズで形成され、上記基板を下から支える段差部が設けられている。

【0016】

この発明の第2の局面に従う表面処理方法においては、まず、 SiO_2 を成分とするサセプタの表面をブラスト処理する。上記サセプタの表面をエッチングする。

【0017】

この発明の第3の局面に従う表面処理方法においては、上記ブラスト処理をする前に、上記サセプタと上記基板が接触する上記サセプタ部分をマスキングする。

【0018】

この発明の第4の局面に従う表面処理方法においては、上記ブラスト処理をする前に、上記サセプタの表面を高压水洗浄する。

【0019】

この発明の第5の局面に従う表面処理方法においては、上記ブラスト処理を、 SiO_2 あるいは SiC を用いて行なう。

【0020】

この発明の第6の局面に従う表面処理方法においては、上記エッチングの後、上記サセプタの表面を高压水洗浄する。

【0021】

この発明の第7の局面に従う表面処理方法は、半導体形成工程、プラズマディスプレイパネル（PDP）形成工程、プラズマアドレスリキッドクリスタル（PACL）形成工程およびフラットパネルディスプレイ（FPD）形成工程における基板、ウェハー周辺に使用する SiO_2 を主成分とするガラス治具の表面処理方法に係る。

【0022】

まず、被処理体の表面をブラスト処理する（第1工程）。上記被処理体の表面をエッチングする（第2工程）。下記（i）または（ii）の手段で、被処理体を洗浄する（第3工程）。

【0023】

- （i） 高圧水洗浄すること。
- （ii） 純水洗浄および高圧水洗浄すること。

【0024】

この発明の第8の局面に従う表面処理方法は、反射型液晶パネルの薄膜トランジスタ基板（TFT基板）の表面処理方法にかかる。

【0025】

まず、TFT基板の表面をブラスト処理する（第1工程）。上記TFT基板の表面をエッチングする（第2工程）。下記（i）または（ii）の手段で、上記被処理体を洗浄する（第3工程）。

【0026】

- （i） 高圧水洗浄すること。
- （ii） 純水洗浄および高圧水洗浄すること。

【0027】

この発明の第9の局面に従う表面処理方法においては、上記ブラスト処理をする工程に先立ち、サセプタと上記基板が接触するサセプタ部分をマスキングする工程をさらに備える。

【0028】

この発明の第10の局面に従う表面処理方法においては、上記ブラスト処理をする工程に先立ち、サセプタの表面を高圧水洗浄する工程をさらに備える。

【0029】

【発明の実施の形態】

実施の形態1

以下、この発明の実施の形態について、図について詳細に説明するが、本発明はこれに限定されるものではない。

【0030】

図1は、実施例に係る基板の台座となるサセプタ1の形状を示す斜視図である。図2（A）は基板の台座となるサセプタ1の上面図、図2（B）は、図2（A）のサセプタ1をAA切断線で切断した断面図、図2（C）は、図2（B）の丸で囲んだ部分の拡大図である。

【0031】

図1に示すように、サセプタ1は、本体部2と段差部3を備える。本体部2の上に、基板4のサイズM×Nよりも一回り小さいサイズm×nで段差部3を設ける。

【0032】

一回り小さいとは、段差部の大きさmおよびnが、基板成膜時にサセプタ裏面に膜が付着しない程度の大きさで、かつ、基板が成膜時の応力で反り、基板とサセプタ表面が接触しない程度の大きさということである。

【0033】

例えば、基板サイズが400×500mmの場合、Mとmの差（M-m）およびNとnの差（N-n）が8mmから12mmが好ましく、さらに10mm程度が好ましい。これは、（M-m）および（N-n）の値が大きすぎると、基板が成膜時の応力で反り、基板とサセプタ表面が接触し、異常放電が発生するため好ましくなく、また、（M-m）および（N-n）の値が小さすぎると、基板成膜時にサセプタ表面のみでなく、裏面にも膜が付着するために、基板とサセプタが導通し、異常放電が発生するため好ましくないためである。また、段差部3の高さは、たとえば、基板サイズが400×500mmの場合、2mmから4mmが好ましいが、成膜時の応力による基板の反りに合わせることが好ましい。

【0034】

すなわち、基板成膜時に、図1に示すような基板4のサイズよりも一回り小さいサイズの段差部3を設けたサセプタ1を用いて基板4を成膜することにより、図2（B）あるいは図2（C）に示すように、基板4の端面の膜5と、基板成膜時に基板4上だけでなく、サセプタ本体部の表面上に付着した膜6との間に段差が設けられるので、基板4の端面の膜面5と本体部2（の段差部のある側の面上）に付着した膜6との導通（異常放電）が回避することができる。

【0035】

実施の形態2

図3に、本発明の洗浄フローを示す。

【0036】

第1の改良点として、エッチングする膜厚を低減させることでエッチング完了までにかける時間の短縮を目的とし、エッチング工程（図3のA）の後に、降圧水洗浄（図3のG）を導入し、このサイクルを繰返すことにした。

【0037】

高压水洗浄工程で、エッチング処理により剥がれかかった膜を物理的な力で除去する。このため、エッチング工程（図3のA）で剥がれかかった膜を、高压水洗浄（図3のG）工程で物理的な力で除去後、再度エッチング工程（図3のA）に戻し、残膜処理を行なうことにより、エッチングする膜厚がさらに減少することになる。このように、エッチング工程（図3のA）の間に高压水洗浄（図3のG）を導入し、このサイクルを繰返すことにより、サセプタ上に形成された膜のエッチング時間は、従来の半分以下に抑えることが可能となった。

【0038】

また、高压水洗浄（図3のG）を導入することにより、効果的に残膜除去を行なえるため、エッチング時のマスク減肉量を低減させることが可能となり、エッチング用材料費の低減にもつながり、非常に有効な処理である。

【0039】

第2の改良点として、サセプタ表面に付着する膜の密着力を上げて膜剥がれを防止することを目的とし、blast処理（図3のH）を導入した。blast材には、サセプタへのダメージ（割れ等）が懸念されるため、サセプタの材質と近い材質を用いることが好ましく、SiCあるいはSiO₂等を使用することとした。

【0040】

ただし、サセプタは基板と接触する部材であるので、blast処理時に、基板との接触箇所をマスキングすることが好ましい。これは、以下のような理由による。

【0041】

成膜チャンバとして、ターゲットからのパーティクルを基板に落下させないよう、基板を立ててサイドでポジションする装置が現在主流であり、中には図8に示すように、サセプタごと水平から垂直近くまで立ち上がり、サイドでポジションする構造のものもある。

【0042】

この構造の場合、基板は立ったときに基板の自重によりサセプタピンで支えられる箇所まで移動する。そのため、図1の段差部3のようなサセプタの基板との接触箇所を同様にブラスト処理してしまうと、サセプタの基板との接触箇所の摩擦係数が増加するため、サセプタ上の基板の自重落下にばらつきがでて、サセプタピンに接触するタイミングがずれ、基板が左右に位置ずれを生じる危険性が生じる。また、装置側から見ると、左右均一に基板が自重落下した際の位置を、ロボットがティーチングポイントとしているため、搬送異常、基板割れ等が発生する危険性が生じる。

【0043】

したがって、サセプタのブラスト処理時に、基板との接触箇所にマスキングを施し、摩擦係数の増加を回避することにより、基板の裏面への傷、および搬送時の整列ミスを防止する機能を同時に持たせることになる。

【0044】

そして、第3の改良点として、ブラスト時に生じる潜傷部分のガラス粒子を除去することを目的とし、エッチング工程（図3のI）および、その前後に洗浄工程を導入した。すなわち、ブラスト処理（図3のH）後、純水洗浄（図3のB）を行ない、ブラスト時に発生した異物を除去した後、エッチング工程（図3のI）、純水洗浄（図3のJ）、高圧水洗浄（図3のL）、超純水洗浄（図3のC）を導入することによって、ブラスト時に生じる潜傷部分のガラス粒子を除去することができる。

【0045】

【実施例】

以下、この発明の実施例について、図について詳細に説明するが、本発明はこ

れに限定されるものではない。

【0046】

実施例1

本実施例に係る洗浄方法では、図3に示すように、エッチング工程（図3のA）の後に、高圧水洗浄（図3のG）の工程を導入し、（図3のA）と（図3のG）の工程を繰返し行なう。このとき、高圧水の圧力は50～80kgf/cm²が望ましい。

【0047】

この工程を導入することにより、従来のエッチング時間（約8時間）を、3時間から4時間に半減させることに成功した。

【0048】

また、高圧水洗浄を導入することにより、効果的に残膜除去を行なえるため、エッチング時のマスク減肉量を低減させることができとなり、エッチング用材料費の低減にもつながる。したがって、この方法は、非常に有効な処理である。

【0049】

次に、膜付着部分（例えば、図2（A）の本体部2）の密着力の向上を目的とし、SiO₂およびSiC等のブラスト材を使用して、ブラスト処理（図3のH）を行なう。ブラスト方法には、ドライブラスト、ウェットブラストがある。しかし、ブラストする対象が、石英またはパイレックス等、SiO₂を主成分とするガラスで作製されたサセプタであるため、割れの危険性を考慮すると、ウェットブラストを使用する方が望ましい。本実施例では、ウェットブラストで使用するブラスト材の直径は、50～90μmのものを使用し、3～5kgf/cm²の圧力で、ブラスト処理（図1のH）を行なった。

【0050】

また、ブラスト処理（図3のH）を行なう際には、基板と接触する面をマスキング処理し、摩擦係数の増加を避けることとすることが好ましい。特に、図1に示すようなサセプタ1のブラスト処理時に、基板との接触箇所である段差部3をマスキングすることが好ましい。

【0051】

そうすることにより、1つのサセプタ内に、一部は、膜を剥がれさせないための密着力強化の働きをする面（たとえば、図2の本体部2）と、もう一部は、ガラスに傷をつけず、搬送異常を防ぐための摩擦係数の増加の防止面（たとえば、図2の段差部3）というような2つの機能を同時に持ち合わせたものを作製することができる。したがって、この方法は、非常に効果的な処理である。

【0052】

その後、一度、純水洗浄（図3のB）を行ない、blastにて発生した、異物を除去した後、エッティング工程（図3のI）に進む。

【0053】

その後のエッティング工程では、フッ酸を使用し、常温にて、30分間エッティングを実施する。検討として、15分間エッティングしたものも評価し、問題のないことを確認している。しかし、マージンを考えて30分品を使用する。実際は、液温を高く、濃度を上げれば、エッティング時間の短縮にもつながることは、容易に予想はつくが、本実施例では、特にその部分に関しての追求は省いている。

【0054】

エッティングが終わった後は、純水洗浄（図3のJ）と超純水洗浄（図3のC）を行なうのだが、それだけでは、エッティング後に残った異物の除去が十分に行なわれないため、上記2種類の洗浄の間に高圧水洗浄（図3のL）を導入した。

【0055】

高圧水の圧力に関しては、50～80kgf/cm²で行ない、物理的な力を与えることで、効果的に異物を除去することを目的とする。その後に、仕上げ洗浄である超純水洗浄（図3のC）（比抵抗15.0MΩ/cm以上、TOC（全有機物）50ppb以下）を行ない、乾燥（図3のD）、検査（図3のE）工程を経て、梱包（図3のF）するという工程を辿る。

【0056】

このように、本発明の洗浄フローを導入することによって、エッティング時間が短縮され、blast処理により、サセプタ上に付着する膜の密着性を上げることで、発塵を防ぎ、さらに、blast処理後にエッティング工程、洗浄工程を導入することで、潜傷部分のガラス粒子の発塵を防ぐことができる。また、生産品の良

品率を向上させることができた。

【0057】

実施例2

実際に、本発明に係る表面処理を施したサセプタと、従来のタイプのものとの比較例を挙げる。

【0058】

第1に、まず、ブラストのみを導入したサセプタと現状のタイプを使用した際の、液晶パネル生産品での不良発生率にて評価を行なった。

【0059】

評価対象号機は、ゲートライン形成処理号機（複数チャンバを有しているため、比較例のサンプルと、対策品をそれぞれのチャンバ）に設置し、その号機の各チャンバで処理された生産品のラインの断線率、短絡率についての発生率で評価した。今回は、比較例サンプルの発生率を1とした場合の、対策品の割合について触ることとする。

【0060】

実際、ブラストのみを実施したサセプタは、比較例サンプルの断線、短絡不良率をそれぞれ1とすると、断線率は0.5倍、短絡率は1.88倍となった。使用後の表面観察では、明らかに膜剥がれがなくなっているのだが、ミクロなレベルで悪影響を及ぼしていることが判明した。

【0061】

図4は、ブラスト処理前のサセプタの断面状態と表面状態、図5はブラスト処理後の断面状態と表面状態、図6はブラスト処理+エッティング処理後の断面状態および表面状態を示す図である。

【0062】

図5を参照して、光学顕微鏡にて表面観察をした結果、ブラストをすると、明らかに、表面状態は、細かな凹凸状に変化している。しかし、潜傷と思われる部分の入口が一部表面に面して、溝となっているのが確認された。

【0063】

第2の評価として、ブラスト処理（図3のH）後に、エッティング（図3のI）

を施したサセプタと、比較例サンプルを用いて、生産品での不良率の比較評価を行なった。

【0064】

今度は、第1の検討で使用したゲートライン処理号機よりも、不良率の高い、ソースライン形成処理号機および絵素電極形成処理号機に設置し、断線率の比較を行なった。というのも、第1のゲートライン形成処理号機での断線数は、ある母数に対し、対策品での発生数が1ポイントで、比較例サンプルでの発生数は2ポイントしかなく、本発明の効果が明確化されないという点と、短絡不良を解析した結果、別モードが混在しており、サセプタに起因するものなのか、判別しづらいものが含まれていたためである。

【0065】

実際に、ソースライン形成処理号機での断線率は、比較例サンプルを1とすると、ブラスト処理+エッティング処理品は、0.56倍であり、絵素電極形成処理号機に関しては、比較例サンプルが1に対し、0.53倍と半減し、明らかに断線率の低減に効果があることが判明した。

【0066】

さらに、光学顕微鏡にて表面観察を行なうと、図5のブラスト処理で、表面が見えかかっていた潜傷部分が、エッティングされて図6に示すように溝部分がはっきりと観察できるように変化した。

【0067】

図6の、ブラスト処理+エッティング処理後の表面状態は、また、繰返しブラスト処理による1回当りの平均減肉量が約0.4 μ m程度であるため、通常使用範囲（使用後の繰返し洗浄サイクル）でも、十分耐え得る値であることを確認した。

【0068】

なお、本発明は、上記実施例に限定されるものではない。

たとえば、上記実施例においては、液晶パネル生産工程での薄膜形成に使用する真空装置内の治具であるサセプタの形状、表面処理方法の場合を例に挙げて説明したが、本発明は、これには限定されず、他の半導体形成工程、PDP、PA

L C、F P D工程等にて、基板、ウェハー（ワーク）周辺に使用する治具に施す処理であっても、本発明の形状、表面処理方法が適用可能であることはいうまでもない。

【0069】

また、ガラス自身の下地処理に関しても、一部、適用可能なプロセスがある。それは、反射型ディスプレイ用の基板であり、通常の透過型ディスプレイで、当表面処理を使用すると、ガラス自身の透過率が下がり、輝度が低下する。また、基板表面が凹凸になるため、光が散乱し、ブラック表示の際に光漏れを生じるという不具合がある。

【0070】

しかし、反射型ディスプレイは、バックライトによる透過光を使用しないため、当表面処理をガラス表面の下地処理に利用することにより、各成膜工程における薄膜の密着力の向上と、それに伴う良品率の向上が実現されることはいうまでもない。

【0071】

今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は上記した説明ではなくて特許請求の範囲によって示され、特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

【0072】

【発明の効果】

以上説明したとおり、本発明のように、サセプタ表面に段差を設けることにより、異常放電を回避でき（機能1）、また、blast処理とエッティング処を行なうことで、効果的に積層膜に耐え得る密着力を確保し（機能2）、同時に潜傷からのガラス粒子等のパーティクルを低減させる（機能3）ことが可能となる。

【0073】

さらには、blast時のマスキング処理により、基板接触面の摩擦係数の増加防止による基板への裏面傷や、搬送異常の低減（機能4）が可能となり、高圧水洗浄を行なうことにより、エッティング時間の短縮による減肉量の低減（機

能5)を達成することができる。

【0074】

当発明を利用したサセプタを使用することにより、膜剥がれが律速となっていったO・Hサイクルの延長(機能6)、良品率の向上(機能7)、装置稼働率の向上による原価の低減(機能8)も達成可能であり、大きな効果をもたらす。

【図面の簡単な説明】

【図1】 本発明の基板とサセプタの寸法の関係を説明する斜視図である。

【図2】 (A)は、サセプタの上面図、(B)は、(A)のAA断面図、(C)は、(B)の部分拡大図である。

【図3】 本発明の洗浄方法の工程を示す図である。

【図4】 ブラスト処理前のサセプタの断面状態と表面状態を示す図である

【図5】 ブラスト処理後の断面状態と表面状態を示す図である。

【図6】 ブラスト処理+エッティング処理後の断面状態および表面状態を示す図である。

【図7】 従来の洗浄方法の工程を示す図である。

【図8】 サイドデポジション方式での、成膜時の基板のずれを説明する装置構造図である。

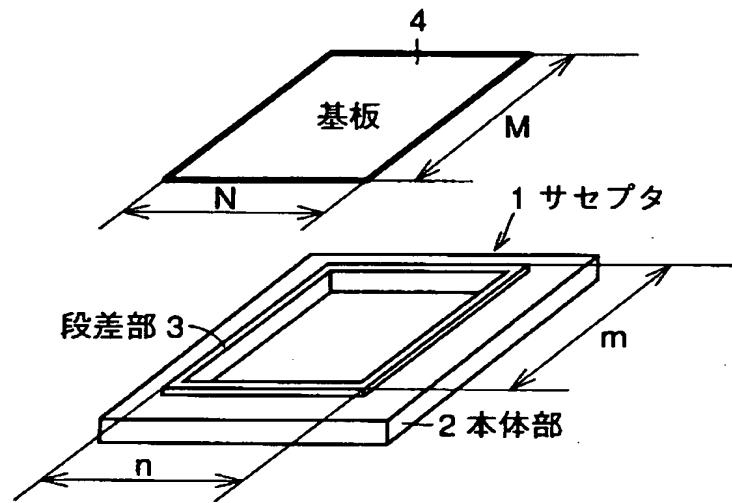
【符号の説明】

- 1 サセプタ、2 サセプタ本体部、3 段差部、4 基板、5 端面の膜面、
6 サセプタ本体部の表面上に付着した膜。

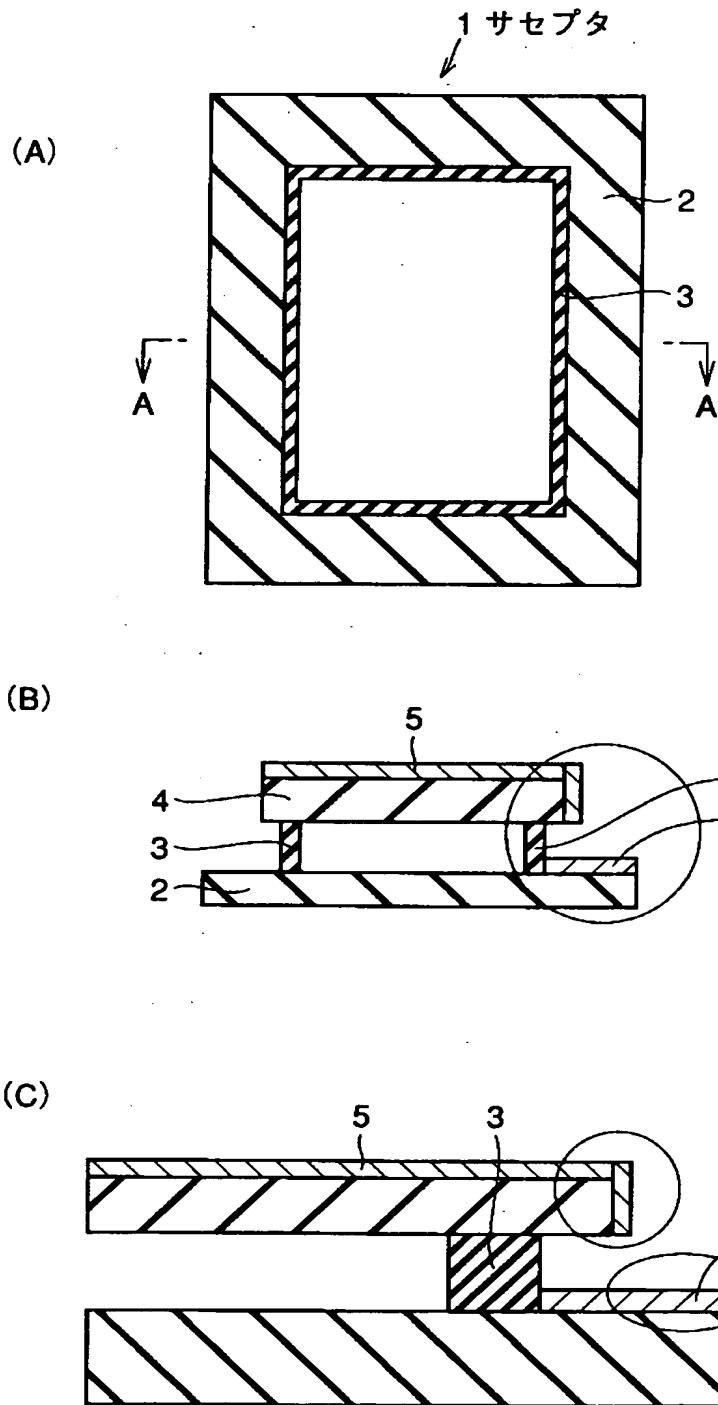
【書類名】 図面

【図1】

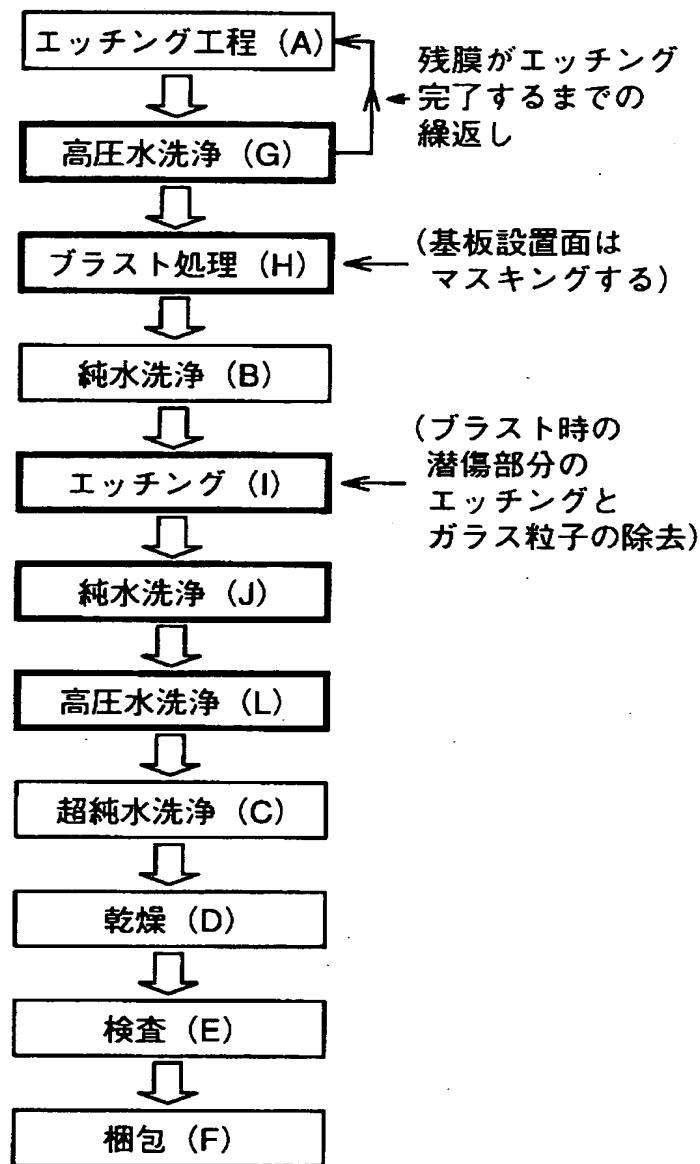
基板とサセプタの寸法 (斜視図)



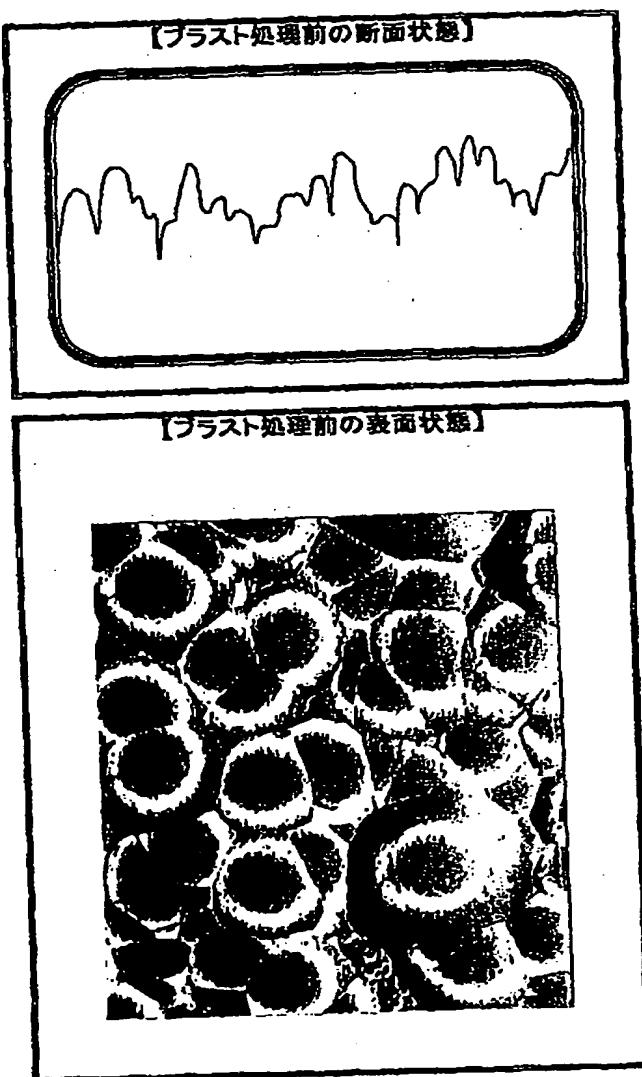
【図2】



【図3】



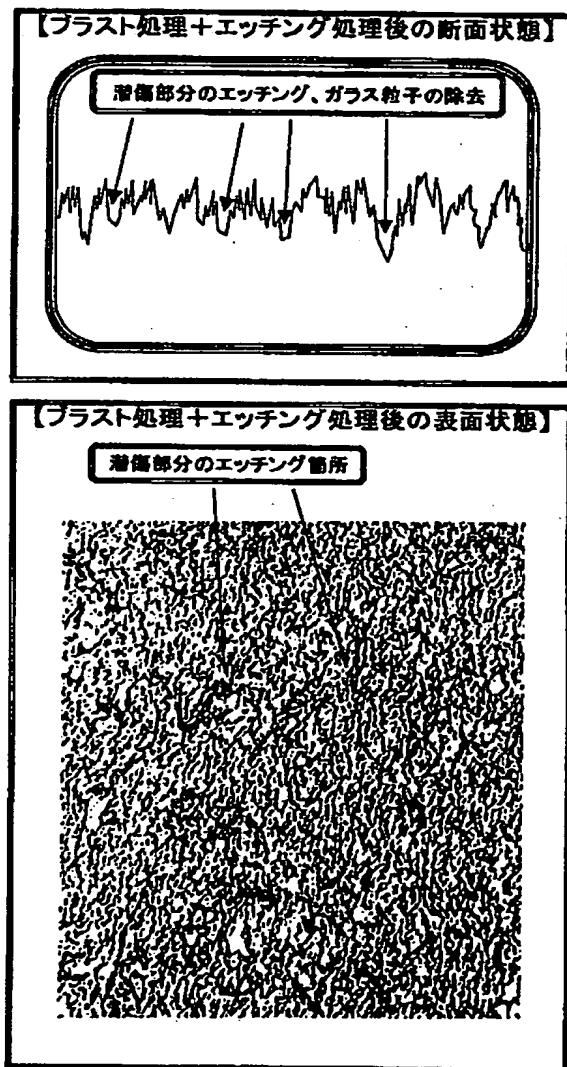
【図4】



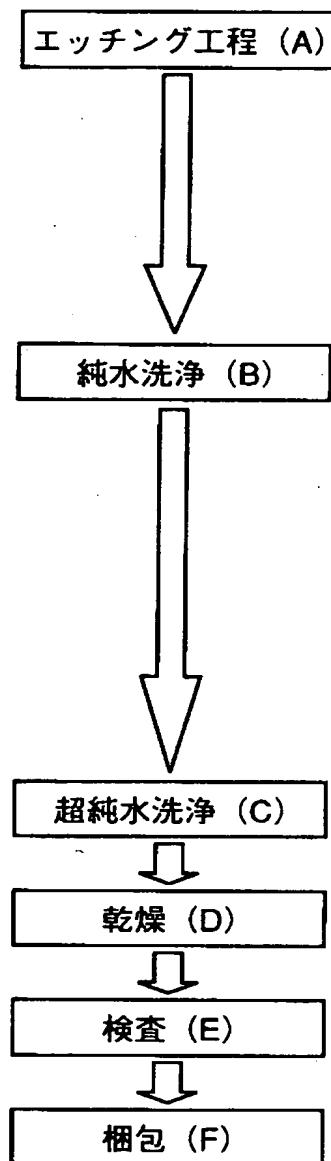
【図5】



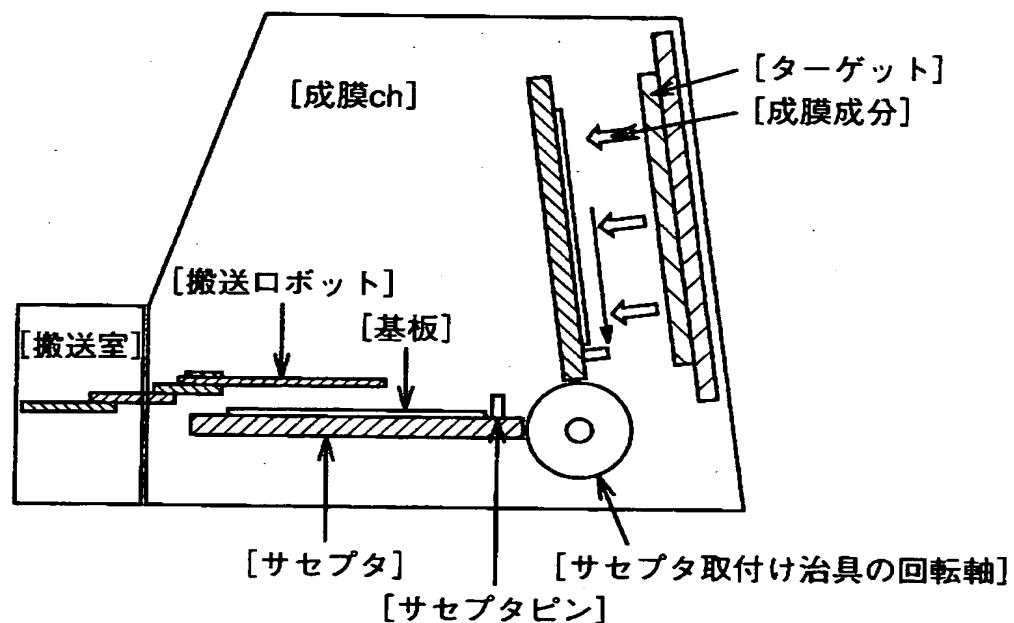
【図6】



【図7】



【図8】



【書類名】 要約書

【要約】

【課題】 薄膜生成装置の真空チャンバ内に液晶基板の台座として設けられるサセプタを提供することを主要な目的とする。

【解決手段】 サセプタ1は、サセプタ本体2と、サセプタ本体2の上に設けられ、基板4よりも一回り小さいサイズで形成され、基板4を下から支える段差部3を備える。段差部3を設けることにより、基板4の端面に形成された膜5と、基板の周辺の回り込み部分に形成された膜6との導通を回避する。

【選択図】 図1

出願人履歴情報

識別番号 [000005049]

1. 変更年月日 1990年 8月29日

[変更理由] 新規登録

住 所 大阪府大阪市阿倍野区長池町22番22号
氏 名 シャープ株式会社